

《集成电路测试技术基础》

课程教学大纲

一、课程基本信息

课程类型	总学时为学时数	<input checked="" type="checkbox"/> 理论课（含上机、实验学时）			
	总学时为周数	<input type="checkbox"/> 实习 <input type="checkbox"/> 课程设计 <input type="checkbox"/> 毕业设计			
课程编码	7050611	总学时	48	学分	3
课程名称	集成电路测试技术基础				
课程英文名称	Testing Technology Foundation of Integrated Circuits				
适用专业	微电子科学与工程				
先修课程	(7024711) 电子器件、(7005211) 半导体工艺原理与技术、(7012701) 超大规模集成电路设计基础				
开课部门	信息学院电子工程系（微电子）				

二、课程性质与目标

本课程为微电子科学与工程专业必修课。本课程为学生开展集成电路测试奠定基本理论和测试方法基础，目的是让学生熟悉集成电路测试的目的意义及相关概念，握集成电路测试的基本原理、基本方法及典型集成电路测试设备的操作，了解集成电路测试技术的发展现状、发展趋势，培养学生进行集成电路测试开发、测试实施及测试数据分析的能力，适应飞速发展的集成电路产业的需求。

课程目标 1：学生应掌握集成电路测试的基本概念、测试理论，可测性设计的概念及方法，以及集成电路自动测试设备 ATE 的组成、工作原理等。

课程目标 2：学生应能利用集成电路测试原理及方法进行集成电路的测试开发、测试实施及测试数据分析。

课程思政目标：通过讲解集成电路测试技术的发展状况及集成电路自动测试设备 ATE 的国内外市场占有率，使学生明晰目前国内现状及在集成电路测试方向的技术及人才需求，点燃学生的学习热情，坚定学生为国家集成电路事业助力的信念。

三、课程教学基本内容与要求

第一章 集成电路测试概述

（一）基本要求

- 1、掌握：集成电路测试的基本概念，主要任务。

- 2、理解：集成电路测试技术在整个集成电路产业链中的地位和作用。
- 3、了解：集成电路测试技术发展的趋势。

(二) 教学及考核内容

- 1.1 测试哲学
- 1.2 测试的作用
- 1.3 数字和模拟 VLSI 测试
- 1.4 VLSI 技术的发展趋势对测试的影响

第二章 集成电路测试过程和测试设备

(一) 基本要求

- 1、掌握：集成电路测试过程。
- 2、理解：基本的测试原理。
- 3、了解：常见的测试设备。

(二) 教学及考核内容

- 2.1 如何测试芯片
- 2.2 常用的自动测试设备及测试原理
- 2.3 电学参数测试

第三章 数字集成电路中常见的故障

(一) 基本要求

- 1、掌握：常用的故障模型如单固定故障模型。
- 2、理解：故障的支配性原理和等价性原理。
- 3、了解：故障模型和故障模型术语。

(二) 教学及考核内容

- 3.1 缺陷、错误和故障
- 3.2 功能测试与结构测试
- 3.3 故障模型的级别
- 3.4 故障模型中的常见术语
- 3.5 单固定故障

第四章 组合电路的测试生成

(一) 基本要求

- 1、掌握：一维敏感路径、D 算法等测试向量生成算法。
- 2、理解：故障诊断的基本原理、方法。
- 3、了解：非冗余电路的概念。

(二) 教学及考核内容

- 4.1 算法与表示
- 4.2 数字电路的故障诊断
- 4.3 D 运算和 D 算法
- 4.4 PODEM 和 FAN 算法
- 4.5 组合逻辑电路中多故障的检测

第五章 时序电路的测试方法

(一) 基本要求

- 1、掌握：时序电路的特点，四种序列的概念及推导过程。
- 2、理解：Chose 提出的基于结构的测试方法。
- 3、了解：迭代法的原理。

(二) 教学及考核内容

- 5.1 时序电路特点
- 5.2 使用迭代法对时序电路进行测试
- 5.3 状态表验证法
- 5.4 基于电路结构的测试方法

第六章 可测试性度量

(一) 基本要求

- 1、掌握：可测试性度量的涵义，组合 SCOAP 度量算法。
- 2、理解：时序 SCOAP 度量算法。
- 3、了解：高层次可测试性度量。

(二) 教学及考核内容

- 6.1 SCOAP 可控制性和可观测性
- 6.2 组合 SCOAP 度量
- 6.3 时序 SCOAP 度量
- 6.4 高层次可测试性度量

第七章 可测试性设计

(一) 基本要求

- 1、掌握：可测试性设计的涵义，电平敏感型扫描电路的时序分析。
- 2、理解：可诊断时序电路的设计及测试方法。
- 3、了解：几种提高可测试性的 Ad-Hoc 设计规则。

(二) 教学及考核内容

- 7.1 可控制性和可观察性
- 7.2 提高可测试性的 Ad-Hoc 设计规则

- 7.3 可诊断时序电路的设计
- 7.4 可测试时序电路设计中的扫描路径技术
- 7.5 电平敏感型扫描设计

第八章 边界扫描技术

(一) 基本要求

- 1、掌握：边界扫描技术的基本原理和测试结构。
- 2、理解：边界扫描技术的主要思想。
- 3、了解：边界扫描技术的指令。

(二) 教学及考核内容

- 8.1 边界扫描的由来
- 8.2 边界扫描测试基本原理
- 8.3 边界扫描测试结构
- 8.4 边界扫描指令

第九章 内建自测试

(一) 基本要求

- 1、掌握：内建自测试的原理和测试向量生成技术。
- 2、理解：内建自测试的规则。
- 3、了解：内建自测试的结构。

(二) 教学及考核内容

- 9.1 BIST 的测试向量生成技术
- 9.2 输出响应分析
- 9.3 循环型 BIST
- 9.4 SoC 设计中的 BIST

第十章 混合信号测试

(一) 基本要求

- 1、掌握：ADC 的转换原理，ADC 和 DAC 的电路结构。
- 2、理解：ADC 在时域和频域内的测试方法。
- 3、了解：ADC 和 DAC 的特性参数和故障模型。

(二) 教学及考核内容

- 10.1 模数转换器（ADC）简介
- 10.2 ADC 和 DAC 的电路结构
- 10.3 ADC 和 DAC 的特性参数和故障模型
- 10.4 IEEE 1057 标准

10.5 ADC 在时域内的测试

10.6 频域 ADC 的测试

四、 课程学时分配

教学内容	讲授	实验	上机	课内 学时 小计	课外 学时
1. 第一章 集成电路测试概述	4			4	1
2. 第二章 VLSI 测试过程和测试设备	4			4	1
3. 第三章 数字集成电路中常见的故障	4			4	2
4. 第四章 组合电路的测试生成	6			6	3
5. 第五章 时序电路的测试方法	6			6	3
6. 第六章 可测试性度量	4			4	2
7. 第七章 可测试性设计	6			6	2
8. 第八章 边界扫描技术	4			4	1
9. 第九章 内建自测试	6			6	2
10. 第十章 混合信号测试	4			4	1
合 计	48			48	18

五、 教学设计与教学组织

1、本课程采用课堂讲授、课下辅导的方式，以课堂讲授为主，附以一定比例的课下作业及答疑时间。

2、使用 PowerPoint 幻灯片作为主要教学辅助工具，以多模式教学网或课程网站为主要载体，根据上课内容教师选择演示软件的分析运行进行教学。

3、结合研究性文献、新闻资料及权威公众号上关于集成电路测试技术及发展趋势的报道，开展课程思政，提高学生对专业的认知及学习主动性。

六、 教材与参考资料

1. 教材

姜岩峰、张晓波等编著，集成电路测试技术基础，化学工业出版社，2008年9月。

2. 参考资料

(1) 雷绍充等编著，超大规模集成电路测试，电子工业出版社，2008年5

月。

(2) Michael L.Bushnell,Vishwanni D. Agrawal 著, 将安平、冯建华等译, 超大规模集成电路测试——数字、存储器和混合信号系统, 电子工业出版社, 2005 年 8 月。

七、 课程考核方式与成绩评定标准

采用百分制, 总评成绩由平时成绩和期末成绩两部分组成, 平时成绩占 30% (其中出勤成绩占 10%, 作业成绩占 20%), 期末考试成绩占 70%, 期末考试为闭卷笔试。

八、 大纲制(修)订说明

大纲执笔人: 魏淑华

大纲审核人: 杨兵

开课系主任: 张静

开课学院教学副院长: 宋威

制(修)订日期: 2022 年 2 月