

《数字逻辑设计 EDA》

课程教学大纲

一、课程基本信息

课程类型	总学时为学时数	<input type="checkbox"/> 理论课（含上机、实验学时）			
	总学时为周数	<input type="checkbox"/> 实习 <input checked="" type="checkbox"/> 课程设计 <input type="checkbox"/> 毕业设计			
课程编码	7257811	总学时	1周	学分	1
课程名称	数字逻辑设计 EDA				
课程英文名称	Digital Logic Design EDA				
适用专业	通信工程				
先修课程	(7001921)C 语言及其应用、(7087611)数字电子技术、(7069201)模拟电子技术				
开课部门	信息学院电子工程系（通信）				

二、课程简介

数字逻辑设计 EDA 课程设计是面向通信工程专业二年级本科生开设的专业基础必修实践课。该课程旨在让学生通过对可编程逻辑器件和硬件描述语言等的学习，掌握 VHDL 硬件设计的基本知识，理解层次式硬件设计方法，具备数字逻辑电路设计的基本能力。

三、课程目标及其支撑的毕业要求

（一）本课程支撑的毕业要求指标点

指标点 3-1：能够针对特定需求，完成对复杂信息与通信工程中电路单元与电路系统的设计与开发。

指标点 4-2：能够针对信息与通信工程领域复杂工程问题进行实验方案设计，开展实验并获取实验数据。

指标点 4-4：能够通过信息综合得出合理有效的研究结论，并完善系统解决方案。

指标点 5-2：能够针对特定需求，开发或选用恰当的技术、资源和现代工具，对信息与通信工程领域复杂工程问题进行预测和模拟，理解其局限性。

（二）本课程的具体目标及达成途径

1. 能够利用 EDA 开发工具，实现可编程逻辑电路的设计过程，理解层次式

设计方法，建立硬件编程思维。（支撑毕业要求 3-1）（达成途径：课堂讲授、自主学习、实验、答疑）

2. 能够通过实验设计电路方案，并使用专业实验工具，对设计电路进行实验验证，获取实验数据。（支撑毕业要求 4-2）（达成途径：课堂讲授、自主学习、实验、答疑）

3. 能够通过电路分析和实验，验证系统设计的完整性，完善系统设计方案。（支撑毕业要求 4-4）（达成途径：课堂讲授、自主学习、实验、答疑）

4. 能够利用 EDA 仿真工具，对设计的逻辑电路进行仿真模拟，理解所设计电路的性能以及可编程逻辑器件资源对电路功能和性能的限制。（支撑毕业要求 5-2）（达成途径：课堂讲授、自主学习、实验、答疑）

课程目标与毕业要求的关系矩阵

课程目标	毕业要求指标点			
	3-1	4-2	4-4	5-2
课程目标 1	√			
课程目标 2		√		
课程目标 3			√	
课程目标 4				√

达成途径详细说明：

课堂讲授：重点突出，思路清晰，注重师生互动交流，及时掌握学生学习情况，关注每一个学生的学习。

自主学习：给出电路设计要求，引导学生自主查阅资料，在实验前给出电路设计程序和电路设计图。使用开发工具按照指导书对基本数字电路模块进行设计练习，为解决复杂电路设计奠定基础。

实验：学生按照实验指导书熟悉工具使用流程，完成实验设计内容，教师根据学生的问题提供针对性指导。

答疑：学生自主学习和实践过程中随时答疑。

（三）本课程对解决复杂工程问题能力的培养

本课程设计通过对 EDA 工具开发流程以及硬件描述语言 VHDL 的讲授，为学生解决信号处理和通信领域的复杂工程提供一种实现工具。讲授一些常用模块的设计与实现方法，将数字电子技术和通信系统领域的一些理论应用到具体的实现当中。

通过课堂对硬件描述语言语法规则和 EDA 工具开发流程的讲授、课内实验、课程考核等环节贯彻培养学生解决复杂工程问题能力的理念和要求，实现本课程

的课程目标。

（四）课程思政目标

1. 通过阐述 EDA 技术在以人工智能、清洁能源、量子信息技术、虚拟现实以及生物技术为主的新一代技术革命中的广泛应用和重要作用，激发学生强烈的好奇心和求知欲，引导学生树立实现中华民族伟大复兴的共同理想，培养科技报国的使命感和责任感。

2. 通过体验可编程逻辑电路设计完整流程，培养学生“专、精、细、实”的工匠精神，树立职业意识，加强劳动安全和环保意识。

3. 通过引导学生从例程操作到自主完成综合设计任务，培养学生自主学习能力、创新思维方法和创新科学精神。

四、教学内容及基本要求

第一章 硬件电路设计方法

（1）教学内容

- 1.1 可编程逻辑器件
- 1.2 层次式设计方法
- 1.3 硬件电路原理图设计方法
- 1.4 硬件电路文本设计方法
- 1.5 开发工具使用流程

（2）基本要求

掌握：可编程逻辑器件基本概念、硬件电路设计基本方法。

理解：VHDL 层次式设计方法

了解：开发工具使用流程

（3）支撑的课程目标

本单元支撑课程目标 1（“能够利用 EDA 开发工具，实现可编程逻辑电路的设计过程，理解层次式设计方法，建立硬件编程思维。”）；支撑课程思政目标 1（“通过阐述 EDA 技术在以人工智能、清洁能源、量子信息技术、虚拟现实以及生物技术为主的新一代技术革命中的广泛应用和重要作用，激发学生强烈的好奇心和求知欲，引导学生树立实现中华民族伟大复兴的共同理想，培养科技报国的使命感和责任感。”）

第二章 时钟分频器设计

（1）教学内容

- 2.1 时序逻辑电路 VHDL 设计方法
- 2.2 分频器 VHDL 设计方法
- 2.3 使用 EDA 开发工具对分频器进行设计、编译、仿真

(2) 基本要求

掌握：分频器的 VHDL 设计方法及使用 EDA 开发工具设计分频器的仿真流程。

理解：时序逻辑电路设计方法，分频器工作原理，编译、仿真结果分析

了解：分频器可编程逻辑器件资源占用情况、时序仿真

(3) 支撑的课程目标

本单元支撑课程目标 1（“能够利用 EDA 开发工具，实现可编程逻辑电路的设计过程，理解层次式设计方法，建立硬件编程思维。”）；课程目标 2（“能够通过实验设计电路方案，并使用专业实验工具，对设计电路进行实验验证，获取实验数据。”）；课程目标 3（“能够通过电路分析和实验，验证系统设计的完整性，完善系统设计方案。”）；课程目标 4（“能够利用 EDA 仿真工具，对设计的逻辑电路进行仿真模拟，理解所设计电路的性能以及可编程逻辑器件资源对电路功能和性能的限制。”）；支撑课程思政目标 2（“通过体验可编程逻辑电路设计完整流程，培养学生“专、精、细、实”的工匠精神，树立职业意识，加强劳动安全和环保意识。”）

第三章 m 序列发生器设计

(1) 教学内容

3.1 m 序列发生器 VHDL 设计方法

3.2 使用 EDA 开发工具对 m 序列发生器进行设计、编译、仿真

(2) 基本要求

掌握：m 序列发生器的 VHDL 设计方法及使用 EDA 开发工具设计 m 序列发生器的仿真流程。

理解：m 序列发生器工作原理，编译、仿真结果分析

了解：m 序列发生器可编程逻辑器件资源占用情况、时序仿真

(3) 支撑的课程目标

本单元支撑课程目标 1（“能够利用 EDA 开发工具，实现可编程逻辑电路的设计过程，理解层次式设计方法，建立硬件编程思维。”）；课程目标 2（“能够通过实验设计电路方案，并使用专业实验工具，对设计电路进行实验验证，获取实验数据。”）；课程目标 3（“能够通过电路分析和实验，验证系统设计的完整性，完善系统设计方案。”）；课程目标 4（“能够利用 EDA 仿真工具，对设计的逻辑电路进行仿真模拟，理解所设计电路的性能以及可编程逻辑器件资源对电路功能和性能的限制。”）；支撑课程思政目标 2（“通过体验可编程逻辑电路设计完整流程，培养学生“专、精、细、实”的工匠精神，树立职业意识，加强劳动安全和环保意识。”）

第四章 串并转换电路设计

(1) 教学内容

4.1 串并转换电路 VHDL 设计方法

4.2 使用 EDA 开发工具对串并转换电路进行设计、编译、仿真

(2) 基本要求

掌握：串并转换电路的 VHDL 设计方法及使用 EDA 开发工具设计串并转换电路的仿真流程。

理解：串并转换电路工作原理，编译、仿真结果分析

了解：串并转换电路可编程逻辑器件资源占用情况、时序仿真

(3) 支撑的课程目标

本单元支撑课程目标 1（“能够利用 EDA 开发工具，实现可编程逻辑电路的设计过程，理解层次式设计方法，建立硬件编程思维。”）；课程目标 2（“能够通过实验设计电路方案，并使用专业实验工具，对设计电路进行实验验证，获取实验数据。”）；课程目标 3（“能够通过电路分析和实验，验证系统设计的完整性，完善系统设计方案。”）；课程目标 4（“能够利用 EDA 仿真工具，对设计的逻辑电路进行仿真模拟，理解所设计电路的性能以及可编程逻辑器件资源对电路功能和性能的限制。”）；支撑课程思政目标 2（“通过体验可编程逻辑电路设计完整流程，培养学生“专、精、细、实”的工匠精神，树立职业意识，加强劳动安全和环保意识。”）

第五章 七段译码器设计

(1) 教学内容

5.1 组合逻辑电路设计方法

5.2 七段译码器 VHDL 设计方法

5.3 使用 EDA 开发工具对七段译码器进行设计、编译、引脚分配、仿真、编程下载

(2) 基本要求

掌握：组合逻辑电路设计方法，七段译码器的 VHDL 设计方法及使用 EDA 开发工具设计七段译码器的仿真流程。

理解：七段译码器工作原理，编译、仿真结果分析

了解：七段译码器可编程逻辑器件资源占用情况、时序仿真、可编程逻辑电路开发板基本结构

(3) 支撑的课程目标

本单元支撑课程目标 1（“能够利用 EDA 开发工具，实现可编程逻辑电路的设计过程，理解层次式设计方法，建立硬件编程思维。”）；课程目标 2（“能

能够通过实验设计电路方案，并使用专业实验工具，对设计电路进行实验验证，获取实验数据。”）；课程目标3（“能够通过电路分析和实验，验证系统设计的完整性，完善系统设计方案。”）；课程目标4（“能够利用EDA仿真工具，对设计的逻辑电路进行仿真模拟，理解所设计电路的性能以及可编程逻辑器件资源对电路功能和性能的限制。”）；支撑课程思政目标2（“通过体验可编程逻辑电路设计完整流程，培养学生“专、精、细、实”的工匠精神，树立职业意识，加强劳动安全和环保意识。”）

第六章 顶层设计

（1）教学内容

6.1 系统顶层设计方法

6.2 使用EDA开发工具对顶层设计电路进行设计、编译、引脚分配、仿真、编程下载

（2）基本要求

掌握：顶层设计的原理图和VHDL设计方法及使用EDA开发工具实现顶层设计。

理解：层次式设计方法，对顶层设计编译、仿真结果分析

了解：顶层设计可编程逻辑器件资源占用情况、时序仿真

（3）支撑的课程目标

本单元支撑课程目标1（“能够利用EDA开发工具，实现可编程逻辑电路的设计过程，理解层次式设计方法，建立硬件编程思维。”）；课程目标2（“能够通过实验设计电路方案，并使用专业实验工具，对设计电路进行实验验证，获取实验数据。”）；课程目标3（“能够通过电路分析和实验，验证系统设计的完整性，完善系统设计方案。”）；课程目标4（“能够利用EDA仿真工具，对设计的逻辑电路进行仿真模拟，理解所设计电路的性能以及可编程逻辑器件资源对电路功能和性能的限制。”）；支撑课程思政目标3（“通过引导学生从例程操作到自主完成综合设计任务，培养学生自主学习能力、创新思维方法和创新科学精神。”）

五、课程学时分配

总学时为1周共5天，其中课堂讲授0.5天，实验4.5天。指导自学5天。

课程各环节学时分配如下：

序号	教学内容	讲授 (天)	实验 (天)	总计 (天)	自学 (天)
1	硬件电路设计方法	0.5		0.5	0.5
2	时钟分频器设计		0.5	0.5	

3	m 序列发生器设计		1	1	
4	串并转换设计		0.5	0.5	0.5
5	七段译码器显示设计		0.5	0.5	
6	顶层设计		1	1	4
7	撰写课程设计报告, 考核验收		1	1	
	总计	0.5	4.5	5	5

六、教学设计与教学组织

(1) 课堂讲授

教学过程中, 教师应以建立概念、形成知识体系为基础, 指出每个知识点的内涵和外延, 并着重解决重点和难点问题。课堂上注重引导学生互动, 调动学生学习的主动性, 活跃课堂气氛。重点突出, 培养学生发现问题和分析问题的能力。对教学媒体的运用密切结合课程知识点的特点加以选择。

(2) 指导自学

鉴于学时数限制, 同时为了培养学生的自主学习和终身学习能力。对部分课程内容提出自学要求, 并指导自学。自主学习内容既包括对 EDA 工具的使用练习 (Quartus、Modelsim 等), 也包括需要查阅文献获得的知识 (相关通信模块电路基本原理), 还包括先修课程关联内容 (组合逻辑电路、时序逻辑电路等)。

本课程使用 PowerPoint 幻灯片作为主要教学辅助工具, 以多模式教学网为主要载体, 根据上课内容教师选择演示软件的分析运行进行教学。

七、教材与参考资料

教材: EDA 技术实用教程----VHDL 版 (第六版), 潘松, 黄继业, 科学出版社, 2018-6, ISBN: 9787030579096

参考书: FPGA 的人工智能之路----基于 Intel FPGA 开发的入门到实践, 张瑞, 电子工业出版社, 2020-12, ISBN: 9787121402401

八、课程考核方式与成绩评定标准

采用百分制, 总评成绩由平时成绩和综合电路设计报告成绩两部分组成, 平时成绩占 50% (出勤、课堂互动、课堂测试等 25%, 操作验收 25%), 综合电路设计报告成绩占 50% (电路设计 20%, 编译及仿真结果分析 10%, 编程下载结果及分析 10%, 心得总结 10%)。

毕业要求达成度评价依据与办法

毕业要求指标点	评价依据	评价方法
指标点 3-1	理论考核、设计报告中电	理论考核成绩 50%; 设计报告电路设计

	路设计	成绩 50%
指标点 4-2	验机考核、设计报告中遇到问题及解决方法总结	验机考核成绩 50%；设计报告遇到问题及解决方法总结成绩 50%
指标点 4-4	设计报告中编程下载结果分析	设计报告中编程下载结果及分析成绩 100%
指标点 5-2	设计报告中编译与仿真结果分析	设计报告中编译仿真结果及分析 100%

九、大纲制(修)订说明

本大纲基于 2019 年版课程大纲，按照《中国工程教育专业认证标准》对以下几方面进行了修订：

- (1) 修订了课程目标，强调要培养学生分析解决实际工程问题的能力；
- (2) 增加了课程思政目标及实现方式；
- (3) 对课程的考核方式、成绩的评定办法做了更明确的规定。

大纲执笔人：臧淼

大纲审核人：任进

开课系主任：臧淼

开课学院教学副院长：宋威

制（修）订日期：2022 年 1 月

《数字逻辑设计 EDA》课程教学目标达成度评价表

课程编号：7257811 学期： 班级： 人数： 教师：

课程目标 支撑环节	理论考核 (25%)	验机考核 (25%)	课程设计报告成绩 (50 %)				课程 总评成绩 (100%)
	课堂互动及 测验	操作测试、功能验收	电路设计	编译及仿 真结果分 析	编程下载结 果及分析	遇到问题及 解决方法总 结	
学生平均得分							
目标分值	25	25	20	10	10	10	100
课程目标		支撑毕业要求	评价内容		目标分值	平均得分	达成度结果
课程教学目标 1: 能够利用 EDA 开发工具, 实现可编程逻辑电路的设计过程, 理解层次式设计方法, 建立硬件编程思维。(支撑毕业要求 3-1)		指标点 3-1: 能够针对特定需求, 完成对复杂信息与通信工程中电路单元与电路系统的设计与开发。	理论考核 (课堂互动及测验)		25		$\frac{\text{理论平均得分}}{25} \times 0.5 + \frac{\text{电路设计平均得分}}{20} \times 0.5$
			课程设计报告电路设计		20		
课程教学目标 2: 能够通过实验设计电路方案, 并使用专业实验工具, 对设计电路进行实验验证, 获取实验数据。(支撑毕业要求 4-2)		指标点 4-2: 能够针对信息与通信工程领域复杂工程问题进行实验方案设计, 开展实验并获取实验数据。	验机考核 (操作测试及功能验收)		25		$\frac{\text{验机平均得分}}{25} \times 0.5 + \frac{\text{问题方法总结平均得分}}{10} \times 0.5$
			课程设计报告遇到问题及解决方法总结		10		
课程教学目标 3: 能够通过电路分析和实验, 验证系统设计的完整性, 完善系统设计方案。(支撑毕业要求 4-4)		指标点 4-4: 能够通过信息综合得出合理有效的研究结论, 并完善系统解决方案。	课程设计报告编程下载结果及分析		10		$\frac{\text{编程下载结果及分析平均得分}}{10}$
课程教学目标 4: 能够利用 EDA 仿真工具, 对设计的逻辑电路进行仿真模拟, 理解所设计电路的性能以及可编程逻辑器件资源对电路功能和性能的限制。(支撑毕业要求 5-2)		指标点 5-2: 能够针对特定需求, 开发或选用恰当的技术、资源和现代工具, 对信息与通信工程领域复杂工程问题进行预测和模拟, 理解其局限性。	课程设计报告编译以及仿真结果分析		10		$\frac{\text{编译仿真结果及分析平均得分}}{10}$
课程教学目标总体达成度					100	(此处填写课程总成绩)	总评平均分/100

评分标准及观测点

(1) 理论部分评分标准

理论部分包含两个部分，课堂互动和测试。课堂互动如出勤、交流讨论等，按照参与情况记录成绩。课堂测验按照回答问题正确率计算成绩。

(2) 课程设计报告评价方法

观测点	优	合格	需改进
	100分 ←-----→ 0分		
电路设计：系统方案设计实现及理论分析	研究方法适当，方案设计合理，理论分析正确，系统实现方法正确，原理图或程序完整、规范，可读性强；实现步骤清楚明了。	研究方法仅能解答部分研究问题，方案设计及理论分析一般。系统实现方法基本正确，原理图或程序基本完整、规范，有一定可读性强；实现步骤基本清楚。	研究方法不合理，方案设计及理论分析不正确。系统实现方法不正确，原理图或程序有部分遗漏或明显错误；实现步骤不完整。
编译及仿真结果分析	编译结果和仿真结果分析完整，结论合理，逻辑清楚	编译结果和仿真结果分析基本完整，结论基本合理，逻辑基本清楚	编译结果和仿真结果分析不完整，结论有明显错误，逻辑不清
编程下载结果分析	编程下载结果分析完整，结论合理，逻辑清楚	编程下载结果分析基本完整，结论基本合理，逻辑基本清楚	编程下载结果分析不完整，结论有明显错误，逻辑不清
遇到问题及解决方法总结	记录丰富、完整，层次清晰，提出解决方法明确，流程清楚，格式规范	记录有部分遗漏，问题记录较清楚，解决方法不够完整，格式基本规范	记录缺乏逻辑性，解决方法不明确，条理性差，重要部分遗漏，格式不规范

(3) 验机

序号	观测点	优	合格	不及格	权重
1	理论基础	对实验所需理论知识非常清楚	对实验所需理论知识基本清楚	对实验所需理论知识不清楚	0.2
2	实验方案设计与创新性	总体方案完全符合科学性，有完整系统性，方案非常合理并有一定创新，可以直接实施	总体方案有一定科学性，系统性一般，方案基本合理，基本没有创新，经过修改后可以实施	总体方案系统性欠缺，方案不合理，需要进行重新方案设计	0.2
3	工具使用及实践能力	实验和测试能力非常强，仪器可以熟练使用	实验和测试能力非常强，仪器可以熟练使用	实验和测试能力弱，仪器不会使用	0.2
4	问题分析与解决问题的能力	实验过程中发现问题，主动查阅资料解决问题	实验过程中发现问题，在老师帮助下查阅资料，解决问题	实验过程中发现问题，未能解决	0.2
5	分析总结	实验数据、实验结果及实验过程的记录分析和总结非常完整和准确	实验数据、实验结果及实验过程的记录分析和总结基本完整和准确	实验数据、实验结果及实验过程的记录分析和总结有错误或缺失	0.2

<p>课程目标、毕业要求指标点达成度分析(包括此次考核普遍存在的问题及原因分析)</p>	<p>1. 达成度评价的方法描述</p> <p>本课程采用理论考核（课堂互动和测试）、验机考核、课程设计报告等形式进行学生课程目标达成的考核。另外，本课程还对学生进行了课程目标达成度问卷调查，调查结果分析作为本课程目标达成评价的辅助（问卷样式见附件）。</p> <p>2. 问题：</p> <p>对学生达成课程目标（毕业要求指标点）情况进行分析，发现如下问题：</p> <p>3. 原因分析：</p> <p>通过分析，产生如上问题的主要原因是：</p>
<p>持续改进意见</p>	

附：抽样班级的成绩列表

《数字逻辑设计 EDA》课程教学目标达成情况问卷

班级：

姓名：

学号：

一、你对《数字逻辑设计 EDA》课程的教学目标、知识以及能力培养要求了解的程度如何？

- A. 非常清楚
- B. 比较清楚
- C. 不太清楚
- D. 不清楚

二、你通过什么途径了解课程的目标、课程目标与毕业要求的关系？

- A. 教师讲述
- B. 学习内容
- C. 自己感悟
- D. 其他途径

三、你对《数字逻辑设计 EDA》课程教学目标与毕业要求的关系了解的程度？

- A. 非常清楚
- B. 比较清楚
- C. 不太清楚
- D. 不清楚

四、请根据自己学习情况，认真填写下表（下表分值仅用来做课程目标达成评估，与学生成绩无关）

序号	课程教学目标	通过本课程的学习，我达成课程教学目标情况				得分
		90-100	75-90	60-74	0-59	
1	课程教学目标 1: 能够利用 EDA 开发工具，实现可编程逻辑电路的设计过程，理解层次式设计方法，建立硬件编程思维。（支撑毕业要求 3-1）	完全掌握利用 EDA 开发工具，实现可编程逻辑电路的设计的方法，很好的理解了层次式设计方法，建立了硬件编程思维。	较好的掌握利用 EDA 开发工具，实现可编程逻辑电路的设计的方法，较好的理解了层次式设计方法，建立了硬件编程思维。	基本掌握利用 EDA 开发工具，实现可编程逻辑电路的设计的方法，基本理解了层次式设计方法，基本建立了硬件编程思维。	部分能够利用 EDA 开发工具，实现部分可编程逻辑电路的设计的方法，未能理解层次式设计方法，未能建立硬件编程思维。	
2	课程教学目标 2: 能够通过实验设计电路方案，并使用专业实验工具，对设计电路进行实验验证，获	能够非常熟练的通过实验方案设计和使用专业实验设备，对设计电路进行实验验证，获	能够较熟练的通过实验方案设计和使用专业实验设备，对设计电路进行实验验证，获	基本能够通过实验方案设计和使用专业实验设备，对设计电路进行实验验证，获取实	部分能够通过实验方案设计和使用专业实验设备，对设计电路进行实验验证，获取实	

	取实验数据。（支撑毕业要求 4-2）	获取实验数据,能非常准确的分析实验结果。	取实验数据,能较为准确的分析实验结果。	验数据,在分析实验结果时会存在不够准确的现象。	验数据,在分析实验结果、时会出现明显错误或者遗漏。
3	课程教学目标 3: 能够通过电路分析和实验,验证系统设计的完整性,完善系统设计方案。（支撑毕业要求 4-4）	能够非常熟练的通过电路分析和实验,验证系统设计的完整性,完善系统设计方案。	能够较为熟练的通过电路分析和实验,验证系统设计的完整性,完善系统设计方案。	基本能够通过电路分析和实验,在教师指导下,验证系统设计的完整性,完善系统设计方案。	未能够通过电路分析和实验,验证系统设计的完整性,在完善系统设计方案上有些不知所措。
	课程教学目标 4: 能够利用 EDA 仿真工具,对设计的逻辑电路进行仿真模拟,理解所设计电路的性能以及可编程逻辑器件资源对电路功能和性能的限制。（支撑毕业要求 5-2）	能够非常熟练的利用 EDA 仿真工具,对设计的逻辑电路进行仿真模拟,很好的理解所设计电路的性能以及可编程逻辑器件资源对电路功能和性能的限制。	能够较为熟练的利用 EDA 仿真工具,对设计的逻辑电路进行仿真模拟,较好的理解所设计电路的性能以及可编程逻辑器件资源对电路功能和性能的限制。	基本能够利用 EDA 仿真工具,对设计的逻辑电路进行仿真模拟,基本理解所设计电路的性能以及可编程逻辑器件资源对电路功能和性能的限制。	未能利用 EDA 仿真工具,对设计的逻辑电路进行仿真模拟,对所设计电路的性能以及可编程逻辑器件资源对电路功能和性能的限制的理解有明显疏漏。

五、在《数字逻辑设计 EDA》课程中,你认为最容易掌握的部分是?

- A. 可编程逻辑器件 EDA 开发基本概念 B 原理图设计 C. VHDL 组合逻辑电路设计
D. VHDL 时序逻辑电路设计 E. 层次式设计 F. EDA 开发流程 G. 编译结果分析
H. 仿真测试分析 I. 编程下载结果分析

六、在《数字逻辑设计 EDA》课程中,你认为学习最困难的部分是?

- A. 可编程逻辑器件 EDA 开发基本概念 B 原理图设计 C. VHDL 组合逻辑电路设计
D. VHDL 时序逻辑电路设计 E. 层次式设计 F. EDA 开发流程 G. 编译结果分析
H. 仿真测试分析 I. 编程下载结果分析

七、你对教师授课过程的满意程度?

- A. 非常满意
B. 比较满意
C. 基本满意
D. 不满意

八、你认为《数字逻辑设计 EDA》课程授课教师应该在如下哪个方面进行加强?

A. 讲解语速 B. 课程进度 C. 实验指导 D. 联系最新技术进展

F. 备课认真程度 G. 课堂互动 H. 答疑时间

九、你对课程的其他建议

毕业要求指标点达成度评价表

毕业要求 指标点	课程目标	课程目标 达成度 d_i	权重 ω_i	毕业要求指标点 达成度评价价值	指标点达成度评价方法
3-1	课程目标 1		1		评价值=目标值 $\times \sum d_i \times \omega_i$
4-2	课程目标 2		1		评价值=目标值 $\times \sum d_i \times \omega_i$
4-4	课程目标 3		1		评价值=目标值 $\times \sum d_i \times \omega_i$
5-2	课程目标 4		1		评价值=目标值 $\times \sum d_i \times \omega_i$